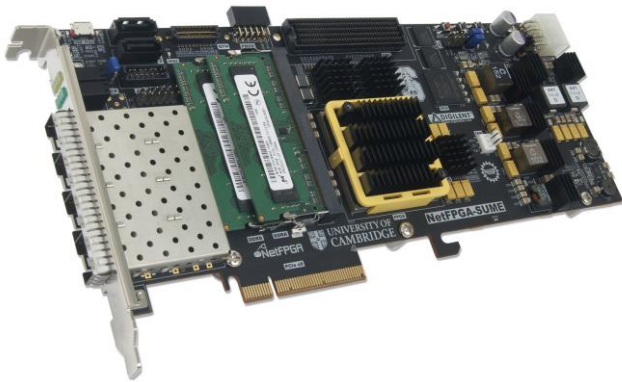


## FPGA-Beschleunigung von Internet Protokollen

Die Dynamik, mit der aktuell ein neuer Standard für 25/50/100 Gig Ethernet vorangetrieben wird, unterstreicht die Notwendigkeit zur schnelleren Vernetzung im Rechenzentrum. Basierend auf der alten Regel, dass eine CPU 1 Operation pro Sekunde braucht, um 1 Bit pro Sekunde zu übertragen, wären selbst schnelle Server CPUs mit der Protokollverarbeitung in Software überlastet. Daher werden TCP-Offload-Engines (TOE) eingesetzt, die einfache, aber rechenintensive Operationen in Hardware auslagern.



Die nächste Generation an solchen Hardware-Beschleunigern sind sogenannte Full Accelerators, bei denen Protokoll und Applikation zu 100% in Hardware abgearbeitet werden, aber trotzdem programmierbar – weil im FPGA.

Auf Basis einer voll funktionsfähigen FPGA-Implementierung eines TCP/IP und UDP-Stacks sollen im Rahmen mehrerer unabhängiger Bachelor- bzw. Masterarbeiten diverse Aspekte untersucht werden.

In Zusammenarbeit mit Missing Link Electronics aus dem Silicon Valley, USA, bieten wir dazu mehrere unabhängige **Bachelor-/Masterarbeiten** an, die einen Einblick in den FPGA-Systementwurf sowie moderne programmierbare Mikroarchitekturen bieten:

- Hardware-/Software Co-Processing auf 64-bit ARM MPSoC FPGAs; Trennung von Kontroll- und Datenpfad; IP-Processing als NIC / Bypass eines Full Accelerators
- Untersuchung des Latenzverhaltens durch Instrumentieren der FPGA-Hardware und/oder Tracing im Linux Kernel
- DPI und TCP/IP-Paketzeichnung auf SSD mittels „Wireshark im FPGA“
- Netzwerk-Performanzanalysen auf Basis von Netperf/Netserv im FPGA
- FPGA-Beschleunigung des QUIC-Protokolls
- Inline-Processing zur effizienten Verschlüsselung, Komprimierung, z.B. für IPsec oder MACSec.

Diese und ähnliche Themen können auch im Rahmen eines Industriepraktikums bearbeitet werden.

Wir bieten: Einblick in modernste FPGA-Technologien mit 32-bit und 64-bit Multi-Core ARM CPUs, Einführung in moderne Tools und Methoden zum Entwurf FPGA-basierter System-on-Chips.

Wir erwarten: Programmierkenntnisse in C, C++ und/oder SystemC, Grundwissen in FPGA und digitalen Schaltungen, Linux, Ethernet, TCP/IP; Organisiertes Arbeiten in kleinen Teams.

